

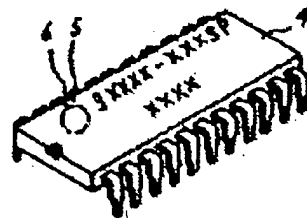
**IC PACKAGE**

**Publication number:** JP4051546  
**Publication date:** 1992-02-20  
**Inventor:** HARADA TAKASHI  
**Applicant:** MITSUBISHI ELECTRIC CORP  
**Classification:**  
- **International:** H01L23/00; H01L23/00; (IPC1-7): H01L23/00  
- **European:**  
**Application number:** JP19900160616 19900619  
**Priority number(s):** JP19900160616 19900619

Report a data error here

**Abstract of JP4051546**

**PURPOSE:** To visually detect a temperature rise of an IC package by providing the package surface with a temperature detecting member which changes its color depending on the change in temperature. **CONSTITUTION:** A mark 5 of paint 6 is applied on an IC package 4. The mark exhibits a predetermined hue at ambient temperature, and its hue changes at the temperature causing latch-up. Accordingly, the package 4 exhibits predetermined hue in the case of a display 6 upon no occurrence of the latchup, and varies to different hue at the display 6 if a latchup occurs. The latchup can be known from the external appearance of the package by the change of the hue, and known without contact with a measuring apparatus.



---

Data supplied from the esp@cenet database - Worldwide

## ⑫ 公開特許公報(A) 平4-51546

⑤ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

④ 公開 平成4年(1992)2月20日

H 01 L 23/00

C

7220-4M

審査請求 未請求 請求項の数 1 (全4頁)

⑥ 発明の名称 ICパッケージ

⑦ 特 願 平2-160616

⑧ 出 願 平2(1990)6月19日

⑨ 発 明 者 原 田 尚 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑩ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑪ 代 理 人 弁理士 大岩 増雄 外2名

## 明 細 書

## 1. 発明の名称

ICパッケージ

## 2. 特許請求の範囲

ICが封入されたICパッケージにおいて、ICパッケージ表面の一部もしくは全面に上記ICの温度上昇による温度変化で色相が所定の色相から所定の色相と異なる色相に変化する温度検出部材を設けたことを特徴としたICパッケージ。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、ICパッケージに関する。

〔従来の技術〕

第3図は従来のICパッケージを示す斜視図、第4図はICパッケージの断面図である。図において、(1)はICチップ、(2)はピン、(3)はICチップ(1)とピン(2)、(2)とを接続した接続線、(4)はICパッケージ、(5)はICパッケージ(4)の所定の面に設けられた標識で、例えば製造元を示す社章や形式記号などが、所定のインクで押印されている。

このように構成されたICパッケージ(4)は、ICチップ(1)を熱、水分、段こり等の外的環境から保護し、電子部品として使いやすくなるために設けられている。しかし、現状で用いられているICパッケージでは、外的環境からの保護と使いやすくなる目的のため、外観からICの温度を観測することができない。

次に動作について説明する。ここでは、C-MOS (complementary metal-oxide-semiconductor) ICを例として第5図によつて説明する。

第5図は寄生バイポーラトランジスタを考慮したC-MOSインバータの断面図である。この第5図は、 $n^+$ -基板を用いた $p$ -ウエル構造を持つC-MOS ICの例である。図中のトランジスタ $Q_1$ 、 $Q_2$ 及び抵抗 $R_1$ 、 $R_2$ は、前記C-MOSインバータに寄生してできたトランジスタ及び抵抗を示している。

第6図は第5図で示したバイポーラ型のトランジスタの等価回路であり、 $pnpn$ 構造のサイリスタと同一回路になっている。

第7図は第6図の等価回路における $V_{cc}-V_{ss}$ 間の電圧、電流特性である。第7図において、 $V_p$ 、 $V_g$ は寄生サイリスタの耐圧、 $V_o$ は実使用電圧、 $V_h$ は寄生サイリスタの保持電圧、 $I_h$ は寄生サイリスタの保持電流、 $R_L$ は寄生サイリスタの負荷抵抗を示している。

サイリスタの特性として、高、低インピーダンスの二つの安定状態が存在する。高インピーダンス状態では、前記サイリスタの耐圧 $V_p$ は実使用電源電圧 $V_o$ より高く、C-MOS回路が正常に動作している。しかし、外来サージなどにより、サイリスタがトリガされ、耐圧が $V_g$ で示される特性に変化すれば、電源電圧を支えることができなくなり、低インピーダンスの安定状態へ移行し、 $V_{cc}-V_{ss}$ 間に大きな電流が流れる。前記電流は、電源電圧が保持電圧 $V_h$ （または、電源電流が保持電流 $I_h$ ）以下になるまで流れ続ける。

ICを使用している際外来サージ等により、寄生サイリスタがトリガされ過大な電流が流れることがある。（以下この現象をラッチアップ現象と

する。）前記ラッチアップ現象による過大な電流は、熱発生による前記ICの温度上昇、及び前記ICの動作不良や破壊を引き起こす。しかし、前記ICパッケージでは、外的環境からの保護、使いやすさを目的としており、温度を表示もしくは変化を示すことはない。このため、前記ICの外観だけで温度を観測または推定できないため、ラッチアップ現象の発生を外観だけからでは判断できず、ICの破壊等が起こるという問題点があった。

〔発明が解決しようとする課題〕

従来のICパッケージは以上のように構成されているので、C-MOS ICを電子部品として使用している際、外来サージによりラッチアップ現象が発生することがある。ラッチアップ現象により、過大な電流が流れ、前記ICの温度上昇、及びICの動作不良や破壊を引き起こす。

本発明は上記のような問題点を解消するためになされたもので、ICの温度上昇を外観上で判断できるようにすることを目的とする。

〔課題を解決するための手段〕

本発明に係るICパッケージは、ICの温度上昇により、色の変化する性質をもつた塗料やフィルムからなる温度検出部材をパッケージ表面の一部もしくは全面に設けるようにしたものである。

〔作用〕

本発明によるICパッケージは、ラッチアップ現象の発生による温度上昇によつて温度検出部材が呈色変化する。

〔実施例〕

以下、この発明の一実施例を図について説明する。第1図はこの発明の一実施例によるICパッケージを示すもので、温度変化により色の変化を示す性質をもつた塗料をICパッケージ表面の一部に塗布したものである。図において、(4)はICパッケージ、(5)は所定の塗料(6)で押印された領域である。前記塗料(6)は押印時には所定の色相を呈し、ラッチアップ現象の発生によるICの温度上昇により、色相が所定の色相と異なる色相に変化するものが使用されている。

次に動作について説明する。考案のICパッケージ(4)は、ラッチアップ現象が発生していないときの表示(6)は所定の色相を呈し、ラッチアップ現象が発生すると、表示(6)は異なる色相に変化する。この色相の変化により、ラッチアップ現象の発生を前記ICの外観から知ることができる。以上のことは、ICの動作不良や破壊の原因であるラッチアップ現象の発生をICの外観で判断できることとなる。

第2図はこの発明の他の実施例によるICパッケージを示すもので、温度変化により色の変化を示す性質をもつたフィルムをICパッケージ表面の一部に貼付けたものである。図において、(6)は温度が変化すると色相が変化するフィルムからなる温度検出部材である。前記フィルムは、通常は所定の色相を呈し、ラッチアップ現象の発生によるICの温度上昇により、所定の色相と異なる色相に変化する。この色相の変化により、ラッチアップ現象の発生を前記ICの外観から知ることができる。以上のことは、ICの動作不良や破壊の

原因であるラッチアップ現象の発生をICの外観で判断できることになる。

なお、上記実施例においてはICパッケージの表面の一部に温度検出部材を設けた場合について説明したが、ICパッケージ表面の全面に温度検出部材を設けてもよい。

さらに、ここではICパッケージの例としてDIPを図に用いたが、他の種類のICパッケージであつてもよい。

〔発明の効果〕

以上のようにこの発明によれば、ラッチアップ現象の発生によつて温度検出部材が発色変化をするので、ICの外観からラッチアップ現象の発生を判断できる効果がある。また、ICの温度を外観で観測できるので、ICの温度が上昇しているのに気付かず触れ火傷をするという不注意を防ぐ効果もある。さらに、電子部品の一つとして組み込まれ動作を確認している際でも、測定機器に接続することなしにラッチアップ現象の発生を知ることができるという効果もある。

4. 図面の簡単な説明

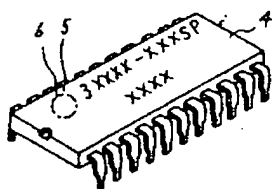
第1図はこの発明の一実施例によるICパッケージの斜視図、第2図はこの発明の他の実施例によるICパッケージの斜視図、第3図～第7図は従来のICパッケージを説明する図で、第3図は従来のICパッケージの斜視図、第4図はICの構造を説明する断面図、第5図は寄生バイポーラトランジスタを考慮したC-MOSインバータの断面図、第6図は第5図のバイポーラ型のトランジスタの等価回路、第7図は第6図の等価回路にかける $V_{cc}-V_{ss}$ 間の電圧、電流特性図である。

図において、(4)はICパッケージ、(6)は温度検出部材である。

なお、各同一符号は同一、または相当部分を示す。

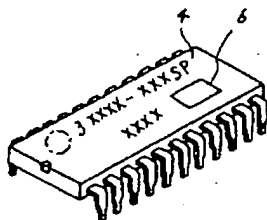
代理人 大 谷 増 雄

第1図

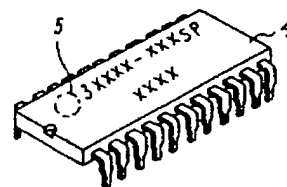


4: ICパッケージ  
6: 温度検出部材

第2図

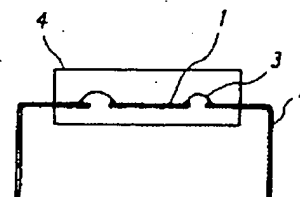


第3図



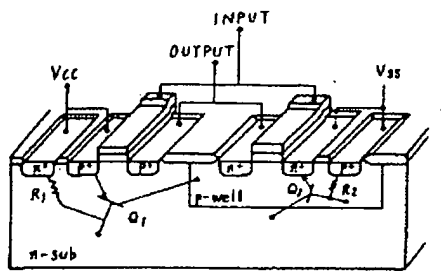
4: ICパッケージ  
5: 表示

第4図



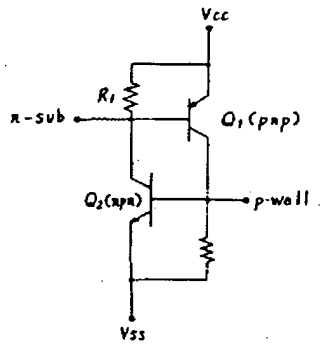
1: ICチップ  
2: ピン  
3: 接続線  
4: ICパッケージ

第5図

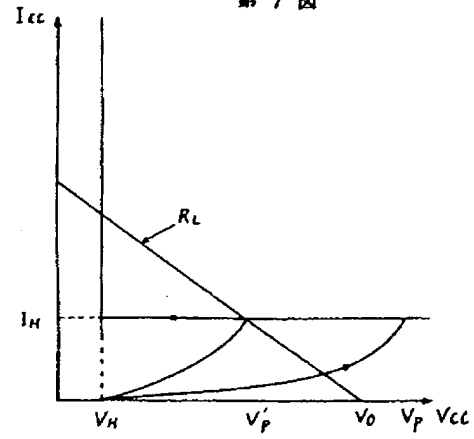


$Q_1, Q_2$ : トランジスタ  
 $R_1, R_2$ : 抵抗

第6図



第7図



$V_P, V_P'$ : 寄生トランジスタ耐圧  
 $V_0$ : 使用電圧  
 $V_H$ : 寄生トランジスタ保持電圧  
 $I_H$ : 寄生トランジスタ保持電流  
 $R_L$ : 寄生トランジスタ負荷抵抗